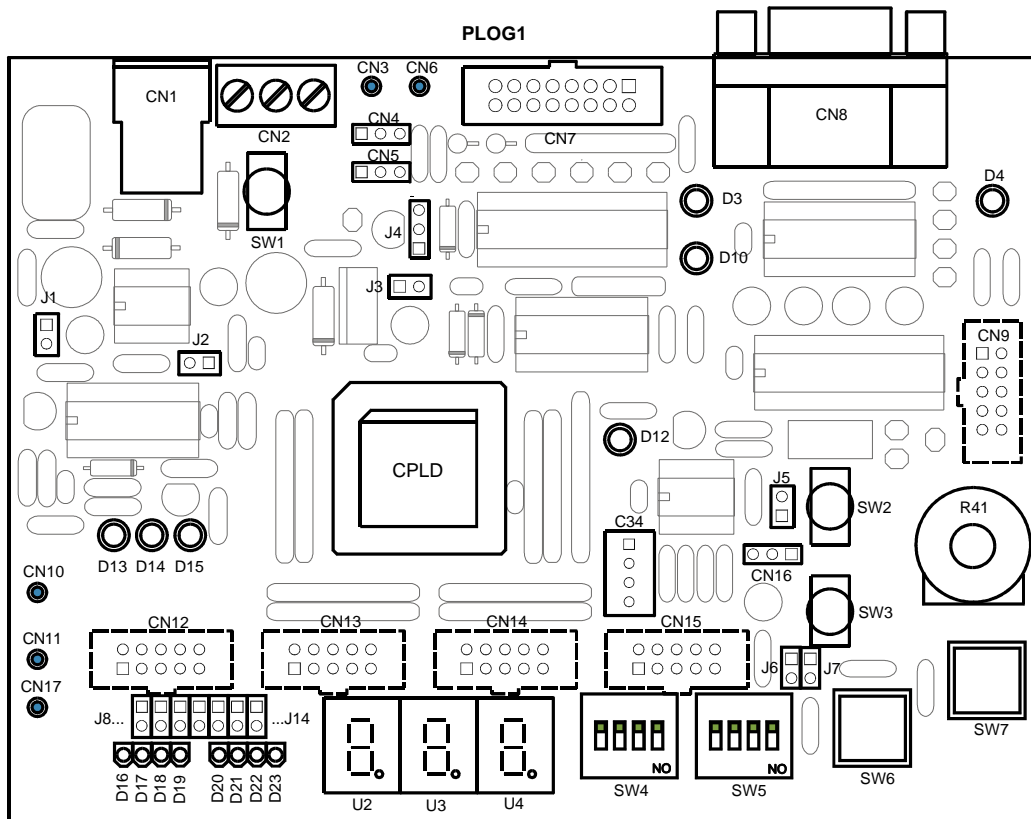


PLOG1

Praktikumsplatine "programmierbare Logik"



1. Anmerkungen zur Funktion

Spannungsversorgung:

Ein Schaltregler erzeugt aus einer Eingangsspannung von ca. +10 bis +20 V eine stabilisierte Spannung von +5V. Die Eingangsspannung kann entweder an der NV-Buchse CN1 oder am Pin 1 der Schraubklemme CN2 (Pin 2 = Masse) angelegt werden. Der Eingang ist verpolungssicher durch eine Diode in Reihe.

Der Schaltregler schaltet erst ein, wenn die Eingangsspannung ca. 10V erreicht hat; sinkt die Eingangsspannung unter ca. 8V, so schaltet er wieder ab. Übersteigt die Stromabnahme ca. 400mA, so schaltet eine elektronische Sicherung den Schaltregler ganz ab. Diese kann nur durch Wegnehmen der Eingangsspannung zurückgesetzt werden. LED D13 ("10V") zeigt direkt die Eingangsspannung, LED D14 ("5V") die 5V-Ausgangsspannung des Schaltreglers an. LED D15 ("FUSE") leuchtet, wenn die elektronische Sicherung abgeschaltet hat.

Mit den 5V werden alle ICs außer dem CPLD und die LEDs und Anzeigen versorgt. Die Betriebsspannung von +3,3V für das CPLD erzeugt ein Linearregler aus den 5V.

An Pin 3 der Schraubklemme und am Pfostenstecker CN4 können die +5V und am Pfostenstecker CN5 die +3,3V für andere Zwecke entnommen werden. Über diese Anschlüsse können die entsprechenden Spannungen auch von außen zugeführt werden (beide oder nur eine von beiden). Wird +5V von außen zugeführt, so sollte der Jumper J1 gezogen werden, damit der Schaltregler von der 5V-Versorgung getrennt ist. Die ungestabilisierte Eingangsspannung wird dann nicht benötigt. Wird +3,3V von außen zugeführt, so sollte der Jumper J3 gezogen werden, damit der Linearregler von der 3,3V-Versorgung getrennt ist.

5. Jumper

unterstrichen = Standard-Einstellung, quadratischer Pin ist Nr. 1

- J1 geschlossen: 5V vom Schaltregler
offen: 5V stabilisiert muß extern angelegt werden
(Pin 1 = Ausgang des Schaltreglers, Pin 2 = 5V-Netz)
- J2 immer offen! (siehe Schaltplan)
- J3 geschlossen: 3,3V vom Linearregler
offen: 3,3V stabilisiert muß extern angelegt werden
(Pin 1 = Ausgang des Reglers, Pin 2 = 3,3V-Netz)
- J4 1-2: Parallelport-Treiber PLOG1 → Rechner enabled, wenn /INIT = high
2-3: Treiber immer enabled
- J5 geschlossen: Takt vom Schalter SW2 an CPLD
offen: kein Takt bzw. Takt muß an CN16 angelegt werden
- J6 geschlossen: SDI des AVR mit SW5.4 (DIP-Schalter A0) verbunden
- J7 geschlossen: Port B4 des AVR mit Taster SW6 verbunden
- J8 geschlossen: LEDs D16-D19 (LED7 - LED4) enabled
offen: Anoden der LEDs offen
- J9 geschlossen: LEDs D20-D23 (LED3 - LED0) enabled (wie J8)
- J10 geschlossen: 7-Segment-Anzeige U2 (Ziffer 3) enabled (LEDs sollten disabled sein)
offen: Anode der Anzeige offen (LEDs benutzbar)
- J11 geschlossen: 7-Segment-Anzeige U3 (Ziffer 2) enabled (vergl. J10)
- J12 geschlossen: 7-Segment-Anzeige U4 (Ziffer 1) enabled (vergl. J10)
- J13 geschlossen: Dezimalpunkt von U3 (Ziffer 2) enabled
offen: Dezimalpunkt nicht angeschlossen
- J14 geschlossen: Dezimalpunkt von U4 (Ziffer 1) enabled (vergl. J13)

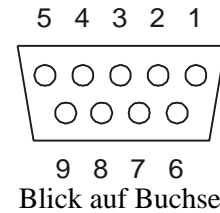
6. Anschlüsse

quadratischer Pin ist Nr. 1

- CN1 NV-Buchse: Spannungsversorgung Eingang unregelt, Mittelstift = plus
- CN2 3-pol. Schraubklemme: Spannungsversorgung
Pin 1 (links): Eingang unregelt
Pin 2 (Mitte): Masse
Pin 3 (rechts): +5V stabilisiert (bei 2-poliger Klemme nicht vorhanden)
- CN3 Stift: Masse
- CN4 Spannungsversorgung
äußere Stifte: Masse; innerer Stift: +5V stabilisiert
- CN5 Spannungsversorgung
äußere Stifte: Masse; innerer Stift: +3,3V stabilisiert
- CN6 Stift: Eingang für externen Takt
- CN7 Programmier-Schnittstelle für CPLD

CN8 serielle Schnittstelle (RS-232) für Microcontroller

Pins	Signal	Port AVR	Bedeutung
1, 4, 6			miteinander verbunden
2	TxD	TXD	Transmit Data
3	RxD	RXD	Receive Data
5	GND		Masse
7	CTS	D2	Clear To Send
8	RTS	D6	Request To Send
9	-		offen



Die Signale sind gegenüber dem Rechner vertauscht, d.h. für die Verbindung zu einem Rechner muß ein normales Kabel (kein Nullmodemkabel) verwendet werden.

CN9 Anschluß zur Programmierung des Microcontrollers. Die Belegung des Steckverbinders entspricht der des 10-pol. Programmiersteckers auf dem STK500 von Atmel. Siehe Teilschaltplan "serial". Beim Programmieren des Microcontrollers müssen die DIP-Schalter A0 bis A2 auf OFF stehen!

CN10 Stift: Masse

CN11 Stift: universeller I/O-Anschluß "IO2" (Pin 44) am CPLD. Teilt sich den CPLD-Pin mit dem Dezimalpunkt von Ziffer 2, siehe Jumper J13.

CN12 8 Anschlüsse am CPLD, parallel zu LED 0-7.
Belegung siehe Kap. 5.

CN13 8 Anschlüsse am CPLD, parallel zu Display 2.

CN14 8 Anschlüsse am CPLD, parallel zu Display 1.

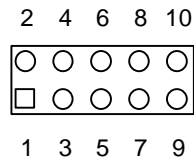
CN15 8 Anschlüsse am CPLD, parallel zu DIP-Schaltern.

CN16 Pin 1 (rechts): Takteingang (Pin 5) am CPLD

Pin 2 (mitte): Masse

Pin 3 (links): Eingang INC1 (Pin 39) am CPLD

CN17 Stift: universeller I/O-Anschluß "IO1" (Pin 43) am CPLD. Teilt sich den CPLD-Pin mit dem Dezimalpunkt von Ziffer 1, siehe Jumper J14.



7. Pinbelegung des CPLDs

Name im Schaltplan	Pin-Nr.	Steckverbinder	L = low-aktiv H = high-aktiv	Bemerkung
CLK	5	CN16.1	H	Takteingang
INC1	39	CN16.3	L	Input C1: Taster INC1 (gedrückt = low)
INA0	42	CN15.9	L	Input A0: DIP-Schalter A0 (ON = low)
INA1	38	CN15.8	L	Input A1: DIP-Schalter A1
INA2	36	CN15.7	L	Input A2: DIP-Schalter A2
INA3	1	CN15.6	L	Input A3: DIP-Schalter A3
INB0	37	CN15.5	L	Input B0: DIP-Schalter B0
INB1	34	CN15.4	L	Input B1: DIP-Schalter B1
INB2	35	CN15.3	L	Input B2: DIP-Schalter B2
INB3	40	CN15.2	L	Input B3: DIP-Schalter B3
LED0	14	CN12.9	L	LED 0 / Display 3 Segment a
LED1	12	CN12.8	L	LED 1 / Display 3 Segment b
LED2	13	CN12.7	L	LED 2 / Display 3 Segment c
LED3	8	CN12.6	L	LED 3 / Display 3 Segment d
LED4	18	CN12.5	L	LED 4 / Display 3 Segment e
LED5	19	CN12.4	L	LED 5 / Display 3 Segment f
LED6	3	CN12.3	L	LED 6 / Display 3 Segment g
LED7	7	CN12.2	L	LED 7 / Display 3 Dezimalpunkt
SEG1A	24	CN14.2	L	Display 1 Segment a (leuchtet bei low)
SEG1B	26	CN14.3	L	Display 1 Segment b
SEG1C	27	CN14.4	L	Display 1 Segment c
SEG1D	29	CN14.5	L	Display 1 Segment d
SEG1E	25	CN14.6	L	Display 1 Segment e
SEG1F	28	CN14.7	L	Display 1 Segment f
SEG1G	33	CN14.8	L	Display 1 Segment g
SEG2A	20	CN13.2	L	Display 2 Segment a
SEG2B	22	CN13.3	L	Display 2 Segment b
SEG2C	2	CN13.4	L	Display 2 Segment c
SEG2D	4	CN13.5	L	Display 2 Segment d
SEG2E	6	CN13.6	L	Display 2 Segment e
SEG2F	9	CN13.7	L	Display 2 Segment f
SEG2G	11	CN13.8	L	Display 2 Segment g
IO1	43	CN14.9	H / L	Pin IO1 / Display 1 Dezimalpunkt
IO2	44	CN13.9	H / L	Pin IO2 / Display 2 Dezimalpunkt

8. Programmierkabel

In der Reihenfolge der Pins am PC-Stecker:

PC-Stecker DB25	Signal Parallelport	Kabel und Kabelbuchse	Signal JTAG	Widerstand in PC-Stecker	
1	/STROBE	-	-	-	
2	D0	6	TDI	91 Ω	
3	D1	8	TCK	91 Ω	
4	D2	10	TMS	91 Ω	
5	D3	12	en. Receiver	91 Ω	
6	D4	-	-	-	
7	D5	-	-	-	
8	D6	*)	-	-	verbinden mit DB25 11+12
9	D7	-	-	-	
10	/ACK	-	-	-	
11	BUSY	*)	-	-	verbinden mit DB25 8+12
12	PE	*)	-	-	verbinden mit DB25 8+11
13	SLCT	14	TDO	-	
14	/AUTOFD	-	-	-	
15	/ERROR	2	Vcc sense	-	
16	/INIT	4	en. Driver	-	
17	SLCTIN	-	-	-	
18	GND	1	GND	-	
19	GND	3	GND	-	
20	GND	5	GND	-	
21	GND	7	GND	-	
22	GND	9	GND	-	
23	GND	11	GND	-	
24	GND	13	GND	-	
25	GND	15 + 16	GND	-	

*) = miteinander verbinden

In der Reihenfolge der Kabeladern:

PC-Stecker DB25	Signal Parallelport	Kabel und Kabelbuchse	Signal JTAG	Widerstand in PC-Stecker	
8	D6	*)	-	-	verbinden mit DB25 11+12
11	BUSY	*)	-	-	verbinden mit DB25 8+12
12	PE	*)	-	-	verbinden mit DB25 8+11
18	GND	1	GND	-	
15	/ERROR	2	Vcc sense	-	high = Vcc eingeschaltet
19	GND	3	GND	-	
16	/INIT	4	en. Driver	-	high = enable Driver (PLOG1 ? PC)
20	GND	5	GND	-	
2	D0	6	TDI	91 Ω	
21	GND	7	GND	-	
3	D1	8	TCK	91 Ω	
22	GND	9	GND	-	
4	D2	10	TMS	91 Ω	
23	GND	11	GND	-	
5	D3	12	en. Rec.	91 Ω	low = enable Receiver (PC ? PLOG1)
24	GND	13	GND	-	
13	SLCT	14	TDO	-	
25	GND	15	GND	-	
25	GND	16	GND	-	